

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Do-young KIM, et al.

Art Unit:

Serial No.

Examiner:

Filed: December 31, 2003

Confirmation No.

For: THIN FILM TRANSISTOR WITH PROTECTIVE CAP OVER FLEXIBLE SUBSTRATE,  
ELECTRONIC DEVICE USING THE SAME, AND MANUFACTURING METHOD THEREOF

**CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. §119 is hereby claimed:

**APPLICATION NO. 2002-87940 - filed 31 December 2002 – Republic of KOREA.**

In support of this claim, filed herewith is a certified copy of said original foreign application.

Respectfully submitted,



Eugene M. Lee, Reg. No. 32,039

Richard A. Sterba, Reg. No. 43,162

LEE & STERBA, P.C.  
1101 WILSON BOULEVARD, SUITE 2000  
ARLINGTON, VA 22209  
703.525.0978 TEL  
703.525.4265 FAX

**DEPOSIT ACCOUNT CHARGE AUTHORIZATION**

If fee payment is enclosed, this amount is believed to be correct. However, the Director is hereby authorized to charge any deficiency or credit any overpayment to Deposit Account No. 50-1645.

Any additional fee(s) necessary to effect the proper and timely filing of the above-paper may also be charged to Deposit Account No. 50-1645.



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출 원 번 호 : 10-2002-0087940  
Application Number PATENT-2002-0087940

출 원 년 월 일 : 2002년 12월 31일  
Date of Application DEC 31, 2002

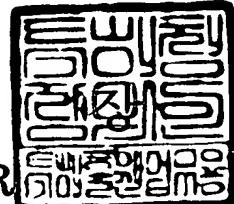
출 원 인 : 삼성전자 주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 01 월 15 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0004
【제출일자】	2002.12.31
【국제특허분류】	G02F
【국제특허분류】	H01L
【발명의 명칭】	가요성 기판 상에 보호캡을 구비하는 박막 트랜지스터 및 이를 이용하는 전자장치 및 그 제조방법
【발명의 영문명칭】	Thin film transistor with protective cap over flexible substrate and electronic device using the same and manufacturing method thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-002816-9
【발명자】	
【성명의 국문표기】	김도영
【성명의 영문표기】	KIM, Do Young
【주민등록번호】	730201-1068811
【우편번호】	449-901
【주소】	경기도 용인시 기흥읍 농서리 산14-1번지 삼성종합기술원
【국적】	KR
【발명자】	
【성명의 국문표기】	박완준
【성명의 영문표기】	PARK, Wan Jun

【주민등록번호】	610918-1002311
【우편번호】	135-280
【주소】	서울특별시 강남구 대치동 청실아파트 19동 408호
【국적】	KR
<b>【발명자】</b>	
【성명의 국문표기】	박영수
【성명의 영문표기】	PARK, Young Soo
【주민등록번호】	641224-1056418
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 풍림아파트 231동 304호
【국적】	KR
<b>【발명자】</b>	
【성명의 국문표기】	이준기
【성명의 영문표기】	LEE, June Key
【주민등록번호】	670613-1162611
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 쌍룡아파트 241동 504호
【국적】	KR
<b>【발명자】</b>	
【성명의 국문표기】	민요셉
【성명의 영문표기】	MIN, Yo Sep
【주민등록번호】	690318-1068117
【우편번호】	442-736
【주소】	경기도 수원시 팔달구 영통동 살구골7단지 성지아파트 711동 401호
【국적】	KR
<b>【발명자】</b>	
【성명의 국문표기】	권장연
【성명의 영문표기】	KWON, Jang Yeon
【주민등록번호】	740710-1069012
【우편번호】	135-850
【주소】	서울특별시 강남구 대치동 현대아파트 101동 1206호
【국적】	KR

## 【발명자】

【성명의 국문표기】 서순애  
 【성명의 영문표기】 SEO, Sun Ae  
 【주민등록번호】 690828-2951012  
 【우편번호】 151-050  
 【주소】 서울특별시 관악구 봉천동 산4-1번지 서울대학교 가족생활  
동 932-301

## 【국적】 KR

## 【발명자】

【성명의 국문표기】 최영민  
 【성명의 영문표기】 CHOI, Young Min  
 【주민등록번호】 691014-1005816  
 【우편번호】 447-718  
 【주소】 경기도 오산시 원동 오산운암주공2단지아파트 205동 1203  
호

## 【국적】 KR

## 【발명자】

【성명의 국문표기】 채수두  
 【성명의 영문표기】 CHAE, Soo Doo  
 【주민등록번호】 700222-1490014  
 【우편번호】 157-030  
 【주소】 서울특별시 강서구 등촌동 코오롱아파트 101동 1206호

## 【국적】 KR

## 【심사청구】

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정  
에 의한 출원심사 를 청구합니다. 대리인  
이영필 (인) 대리인  
이해영 (인)

## 【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	25	면	25,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	43	항	1,485,000	원
【합계】	1,539,000 원			
【첨부서류】	1. 요약서·명세서(도면)_1통			

**【요약서】****【요약】**

가요성 기판 상에 구현되는 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조 방법이 개시된다. 개시된 반도체 소자는 가요성 기판 상에 형성되는 박막 반도체 칩과, 박막 반도체 칩을 감싸는 보호캡을 구비한다. 개시된 전자장치는, 가요성 기판과 가요성 기판 상에 형성되는 반도체 칩을 포함하는 전자장치에 있어서, 상기 반도체 칩을 감싸는 보호캡을 구비한다. 반도체 칩을 감싸는 보호캡에 의해 기판의 벤딩시 발생하는 응력에 대한 내구성이 향상된다.

**【대표도】**

도 2

**【명세서】****【발명의 명칭】**

가요성 기판 상에 보호캡을 구비하는 박막 트랜지스터 및 이를 이용하는 전자장치 및 그 제조방법{Thin film transistor with protective cap over flexible substrate and electronic device using the same and manufacturing method thereof}

**【도면의 간단한 설명】**

도 1은 국내공개특허 제2001-84247호에 개시된 TFT LCD의 단면도,

도 2는 본 발명의 제1실시예에 따른 반도체 소자 및 이를 이용한 전자장치의 일 구현예로서 TFT-LCD를 간략히 나타낸 단면도,

도 3a 내지 3p는 도 2에 도시된 TFT-LCD의 제조방법을 나타낸 공정도,

도 4는 본 발명의 제2실시예에 따른 반도체 소자 및 이를 이용한 전자장치의 일 구현예로서 TFT LCD를 간략히 나타낸 단면도,

도 5a 내지 5t는 도 4에 도시된 TFT-LCD 제조방법을 나타낸 공정도,

도 6은 본 발명의 제1실시예에 따른 반도체 소자 및 이를 이용한 전자장치의 다른 구현예로서 TFT-LCD를 간략히 나타낸 단면도,

도 7은 본 발명의 제2실시예에 따른 박막 반도체 소자 및 이를 이용한 전자장치의 다른 구현예로서 TFT-LCD를 간략히 나타낸 단면도.

**<도면의 주요부분에 대한 부호설명>**

51, 81, 111, 141 ; 가요성 기판

53, 83, 113, 143 ; 활성층

55, 85, 115, 145 ; 제1절연층

57, 87, 117, 147 ; 게이트 전극

59, 89, 119, 149 ; 제2절연층	61, 91, 121, 151 ; 전극막
61a, 91a, 121a, 151a ; 소스 전극	
61b, 91b, 121b, 151b ; 드레인 전극	
63, 123 ; 보호캡	65, 95 ; 제3절연층
93a, 153a ; 제1보호캡	93b, 153b ; 제2보호캡
67, 97, 127, 157 ; 제1전극	
69, 99, 129, 159 ; 액정층	70, 100, 130, 150 ; TFT-LCD
71, 101, 131, 161 ; 제2전극	
79, 109, 139, 169 ; 시일링 캡	

### 【발명의 상세한 설명】

### 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<20> 본 발명은 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조방법에 관한 것으로서, 더욱 상세하게는 가요성 기판 상에 장착할 수 있도록 내구성을 높인 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조방법에 관한 것이다.

<21> 종래의 TFT-LCD(Thin Film Transistor-Liquid Crystal Display) 또는 TFT-OLED(Organic Light Emitting Diode)와 같은 평판표시소자는 아몰퍼스 실리콘-TFT 또는 폴리 실리콘-TFT으로 형성된 박막 반도체 소자를 유리 기판 상에 구비한다. 최근 평판표시소자용 기판을 유리에서 플라스틱과 같은 가요성 기판으로 대체하는

연구가 행하여지고 있다. 평판표시소자용 가요성 기판은 내구성, 경량성, 유연성 등이 뛰어나 모바일 장치를 구현하기에 큰 잇점을 가지지만, 가요성 기판 상에 반도체 칩을 형성하는 경우 기판을 구부리거나 접을 때에 반도체 칩의 파괴가 일어나는 단점이 있다. 종래의 TFT-LCD는 일반적으로 무기박막으로 형성되는 폴리실리콘 TFT를 구비하는데 TFT 부분의 탄성계수가 크기 때문에 가요성 기판의 작은 변형에도 큰 응력을 받아 쉽게 파손된다. 한편, TFT가 차지하는 면적은 단위 픽셀 전체 면적의 1% 정도이므로, 가요성 기판의 벤딩에 의해 TFT의 변형이 발생하는 경우 소자 전체의 파손을 막기 위해 TFT의 변형을 억제할 수 있는 대책이 필요하다.

<22> TFT의 변형을 막기 위한 개선된 종래기술의 일 예로 도 1은 국내공개특허 제 2001-84247호에 개시된 종래의 TFT-LCD의 구조를 간략히 나타내고 있다.

<23> 도 1을 참조하면, 종래의 TFT는 가요성 아크릴 코폴리머 기판(flexibel acrylate copolymer film)(1)에 요람이 형성되고 요람 하부에 게이트 전극(5)이 형성되고, 게이트 전극(5)을 포함한 기판(1)이 전면에 SiN이나 SiO<sub>2</sub>와 같은 유전물질로 이루어진 절연막(6)이 형성된 구조를 가진다. 게이트 전극(5)의 상부 절연막(6)에는 비정질 실리콘(Amorphous silicon)으로 이루어지는 활성층(10)이 증착되고, 활성층(10)이 노출되도록 활성층(10)과 게이트 전극(5)의 상부의 절연막 모서리 위로는 n형 또는 p형으로 도핑된 실리콘층(12, 13)이 분리 형성되며 도핑된 실리콘층(12, 13)상에 소스(15)와 드레인(14) 전극이 설치된다. 소스 전극(15)과 드레인 전극(14)에 드레인 전극(14)을 확장시키고 동시에 소스 전극(15)을 요람 주위의 벽까지 연결시키는 금속(16, 17)을 연결하고, 기판(1)을 평탄화시키는 유전물질(18)을 형성한다.

<24> 상기 종래의 TFT는 요람구조를 구비하여 기판(1)의 벤딩에 의한 응력을 분산시킨다. 하지만, TFT를 이루는 박막이 높은 탄성계수를 가지는 성질상 외부에서 인가되는 응력은 박막에 집중되어 상기 구조에 따른 응력의 분산은 미미하게 이루어질 뿐이다. 즉 박막 트랜지스터의 물질적 특성을 근본적으로 보완하지 못하므로 박막 트랜지스터를 구비하는 전자장치의 내구성을 향상시키지 못하는 단점을 가진다.

#### 【발명이 이루고자 하는 기술적 과제】

<25> 따라서, 본 발명이 이루고자하는 기술적 과제는 상술한 종래 기술의 문제점을 개선하기 위한 것으로서, 가요성 기판의 벤딩 발생시 파손을 막을 수 있는 구조를 가지는 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조방법을 제공하는 것이다.

#### 【발명의 구성 및 작용】

<26> 상기 기술적 과제를 달성하기 위하여 본 발명은,

<27> 가요성 기판;

<28> 상기 가요성 기판 상에 형성되는 박막 반도체 칩; 및

<29> 상기 박막 반도체 칩을 감싸는 보호캡;을 구비하는 것을 특징으로 하는 박막 반도체 소자를 제공한다.

<30> 상기 기술적 과제를 달성하기 위하여 본 발명은 또한,

<31> 가요성 기판과 상기 가요성 기판 상에 형성되는 반도체 칩을 포함하는 전자장치에 있어서, 상기 반도체 칩을 감싸는 보호캡을 구비하는 것을 특징으로 하는 전자장치를 제공한다.

<32> 상기 보호캡은 30GPa 이상의 인장 강도를 가지는 것이 바람직하다.

- <33> 상기 보호캡은 200이상의 경도(Brinell Hardness)를 가지는 것이 바람직하다.
- <34> 상기 보호캡은 상기 박막 반도체 칩의 상면에 증착되거나, 상기 박막 반도체 칩의 상면과 상기 가요성 기판과 상기 박막 반도체 칩의 계면에 형성될 수 있다.
- <35> 상기 박막 반도체 칩은 TFT, TFD 또는 MIM 이다.
- <36> 상기 보호캡은 자외선 경화 수지, X선 경화물질, 전자빔 경화물질 또는 이온빔 경화물질로 형성할 수 있다.
- <37> 상기 가요성 기판은 플라스틱, 금속 박막 또는  $100\mu\text{m}$  이하의 두께를 가지는 유리 기판으로 형성한다.
- <38> 상기 반도체칩에 LCD 또는 OLED가 연결되어 구동될 수 있다.
- <39> 또한, 상기 기술적 과제를 달성하기 위하여 본 발명은,
- <40> 가요성 기판 상에 박막 반도체 칩을 제조하는 제1단계;
- <41> 상기 반도체 칩을 감싸도록 보호캡을 도포하는 제2단계;
- <42> 상기 보호캡을 감싸도록 상기 기판 상에 절연층을 적층하는 제3단계;
- <43> 상기 절연층 및 상기 보호캡을 차례로 관통하여 상기 반도체 칩의 상면까지 콘택트 호율을 형성하는 제4단계; 및
- <44> 상기 콘택트 호율을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제5단계; 를 포함하는 것을 특징으로 하는 전자장치 제조방법을 제공한다.
- <45> 여기서, 상기 제2단계는,
- <46> 상기 반도체 칩 상에 상기 자외선 경화 수지를 스펀코팅하는 단계;

<47> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<48> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 보호캡  
을 형성하는 단계;를 포함한다.

<49> 상기 제3단계에서,

<50> 상기 보호캡을 아르곤 플라즈마 처리 후 상기 보호캡을 도포하도록 상기 기판의 상  
면에 절연층을 증착한다.

<51> 상기 기술적 과제를 달성하기 위하여 본 발명은 또한,

<52> 가요성 기판 상에 박막 반도체 칩을 제조하는 제1단계;

<53> 상기 반도체 칩을 감싸도록 보호캡을 도포하는 제2단계;

<54> 상기 보호캡을 관통하여 상기 반도체 칩의 상면까지 콘택트 호울을 형성하는 제3  
단계; 및

<55> 상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다  
음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제4단계;  
를 포함하는 것을 특징으로 하는 전자장치 제조방법을 제공한다.

<56> 상기 보호캡은 자외선 경화 수지, X선 경화물질, 전자빔 경화물질 또는 이온빔 경  
화물질로 형성할 수 있다.

<57> 여기서, 상기 제2단계는,

<58> 상기 반도체 칩 상에 상기 자외선 경화 수지를 스피코팅하는 단계;

<59> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<60> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 보호캡  
을 형성하는 단계;를 포함한다.

<61> 상기 기술적 과제를 달성하기 위하여 본 발명은 또한,

<62> 가요성 기판 상에 제1보호캡을 도포하여 소정 패턴으로 패터닝하는 제1단계;

<63> 상기 제1보호캡의 상면에 박막 반도체 칩을 제조하는 제2단계;

<64> 상기 반도체 칩을 감싸도록 제2보호캡을 도포하는 제3단계;

<65> 상기 제2보호캡 및 상기 기판 상에 절연층을 적층하는 제4단계;

<66> 상기 절연층 및 상기 제2보호캡을 차례로 관통하여 상기 반도체 칩의 표면까지 콘  
택트 호울을 형성하는 제5단계; 및

<67> 상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다  
음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제6단계;  
를 포함하는 것을 특징으로 하는 전자장치 제조방법을 제공한다.

<68> 여기서, 상기 제1단계는,

<69> 상기 기판 상에 상기 자외선 경화 수지를 스판코팅하는 단계;

<70> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<71> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음, 고온 가열하여 제1보  
호캡을 패터닝하는 단계;를 포함한다.

<72> 상기 제2단계에서, 상기 제1보호캡을 아르곤 플라즈마 처리 후 상기 제1보호캡의 상면에 상기 반도체 칩을 제조한다.

<73> 상기 제3단계는,

<74> 상기 반도체 칩 상에 상기 자외선 경화 수지를 스피노팅하는 단계;

<75> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<76> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 제2보호캡을 형성하는 단계;를 포함한다.

<77> 상기 제4단계에서, 상기 제2보호캡을 아르곤 플라즈마 처리 후 상기 제2보호캡을 도포하도록 상기 기판의 상면에 절연층을 증착한다.

<78> 상기 기술적 과제를 달성하기 위하여 본 발명은 또한,

<79> 가요성 기판 상에 제1보호캡을 도포하여 소정 패턴으로 패터닝하는 제1단계;

<80> 상기 제1보호캡의 상면에 박막 반도체 칩을 제조하는 제2단계;

<81> 상기 반도체 칩을 감싸도록 제2보호캡을 도포하는 제3단계;

<82> 상기 제2보호캡을 관통하여 상기 반도체 칩의 표면까지 콘택트 호울을 형성하는 제4단계; 및

<83> 상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제5단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법을 제공한다.

<84> 여기서, 상기 제1단계는,

<85> 상기 기판 상에 상기 자외선 경화 수지를 스피코팅하는 단계;

<86> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<87> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음, 고온 가열하여 제1보호캡을 패터닝하는 단계;를 포함한다.

<88> 상기 제2단계에서, 상기 제1보호캡을 아르곤 플라즈마 처리 후 상기 제1보호캡의 상면에 상기 반도체 칩을 제조한다.

<89> 상기 제3단계는,

<90> 상기 반도체 칩 상에 상기 자외선 경화 수지를 스피코팅하는 단계;

<91> 상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

<92> 현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 제2보호캡을 형성하는 단계;를 포함한다.

<93> 상술한 모든 전자장치 제조방법에 있어서, 상기 보호캡은 30GPa 이상의 강도를 가지는 것이 바람직하다. 또는 상기 보호캡은 200이상의 경도를 가지는 것이 바람직하다.  
상기 가요성 기판은 플라스틱, 금속박막 또는  $100\ \mu\text{m}$  이하의 두께를 가지는 유리기판으로 형성할 수 있다.

<94> 상기 반도체 칩은 TFT, TFD 또는 MIM으로 제조할 수 있다.

<95> 상기 피구동부는 LCD의 화소부이거나, OLED의 화소부일 수 있다.

<96> 상기 제1 및 제2보호캡은 자외선 경화 수지로 형성하고, 상기 자외선 경화 수지로는 아크릴 수지 또는 에폭시 수지를 이용한다.

<97> 본 발명은 무기박막을 이용한 반도체 칩을 보호캡으로 도포하여 박막 반도체 소자와 이를 이용하는 전자장치의 내구성을 향상시킬 수 있다.

<98> 이하 본 발명의 실시예에 따른 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조방법을 도면을 참조하여 상세히 설명한다.

<99> 도 2는 본 발명의 제1실시예에 따른 박막 반도체 소자 및 이를 이용한 전자장치의 일 구현예로서 TFT-LCD의 화소부와 구동부를 간략히 나타낸 단면도이다.

<100> 도 2를 참조하면, 화소부로서 LCD가 채용되고, 상기 화소부는 제1전극(67)과 제2전극(71)을 구비하고 제1 및 제2전극(67, 71) 사이에 개재되는 액정층(69)을 포함한다. 여기서, 화소부로서 LCD 대신 OLED를 구비할 수 있다.

<101> 상기 화소부를 구동하는 구동부는 스위칭 소자로서 TFT 박막 반도체 칩을 채용된다. 상기 구동부는 가요성 기판(51)과, 기판(51)의 상면에 형성되며 소스 및 드레인 영역(S, D)을 가지는 활성층(53)과, 활성층(53)의 상면에 증착되는 제1절연층(55) 및, 게이트 전극(57)과, 게이트 전극(57)의 표면과 활성층(53)의 일부를 도포하는 제2절연층(59)과, 활성층(53)의 소스 및 드레인 영역(S, D)과 연결되어 전자 및 정공을 이송하도록 제2절연층(59)상에 형성되는 소스 전극(61a), 드레인 전극(61b) 및, 이러한 전체 구조를 보호하도록 기판(51), 활성층(53), 제2절연층(59) 및, 소스 전극(61a)과 드레인 전극(61b)의 표면에 도포되는 보호캡(63)을 구비한다.

<102> 제3절연층(65)은 상기 화소부와 구동부 사이에 개재되어 기판(51)과, 보호캡(63)의 표면상에 형성되어 TFT 소자를 외부로부터 보호하고 동시에 상기 화소부와 구동부를 절연한다. 제3절연층(65)과 보호캡(63)에는 전극(61)의 표면까지 관통하는 콘택트 힌클(73)이 형성되고 그 내부에 제1전극(67)을 형성하는 물질이 채워진다. 화소부와 구동부 전체는 시일링 캡(79)으로 밀봉되고 백라이트(미도시)와 연결되어 TFT-LCD가 완성된다. 여기서, TFT 대신 TFD(Thin Film Diode)를 채용할 수도 있다.

<103> 보호캡(63)은 30GPa이상의 인장강도와 200이상의 경도(Brinell Hardness)를 가지는 물질로 형성하는 것이 바람직하다. 보호캡 형성시 이용할 수 있는 물질은 경화방식에 따라 자외선에 경화되는 물질, X-ray에 경화되는 물질, 이온빔에 경화되는 물질, 전자빔에 경화되는 물질로 나뉜다. 자외선에 경화 방식을 선택하는 경우 poly vinylcinnamate derivatires, allylesterprepolymer, cyclized polyisoprene, 2,3-dichloro-1-propylacrylate, polyvinylphenol, polyimide precursor로서 allylic 군 또는 acrylic 군 등의 물질을 이용할 수 있다.

<104> X-ray에 경화방식을 선택하는 경우, PDOP(poly(diallyl-orthophthalate)), COP(poly(glycidylmethacrylate-co-ethylacrylate), DCPA(poly(2,3-dichloro-1-propylacrylate), DCOPA(DCPA+COP), DCPA+N-vinyl carbazole, Poly (2,3-dibromo-1-propylacrylate-co-glycidylacrylate), Poly(chloroethylvinylether-co-vinyloxyethylacrylate), AgBr emuls, Brominated tetrathia-fulvalene-fuctionalized polystyrene, Hydrocarbo resist, Metal acrylate, PGMA-EA(poly(glcidyl methacrylate-EA), SEL-N, OEBR, CER, DCPA-Monomer mixtures, DCPA-BABTDS, DCPA-DPDVS, DCPA-BMBTDS, DCPA-NVC, DCPA-NVC-DPDVS,

DCPA-(2-(1-naphthyl)-ethyl methacrylate and acrylate),  
DCPA-NVC-DMPSS(dimethylphenylstyrylsilane), DCPA-NPM(N-phenyl maleimide),  
DCPA-NPM-DMPSS(dimethylphenylsilylstyrene), polymer containing N-vinyl carbazole  
monomer, poly (2,3-dichloro-1-propyl methacrylate), poly (2-chloroethylacrylate),  
poly(2,2,2-trichloroethylacrylate), poly(1,3-dichloro-2-propylacrylate),  
poly(2,3-dichloro-1-propylacrylate) 등을 이용할 수 있다.

<105> 이온빔 경화방식을 사용하는 경우, cyclized rubber with N-phenylmaleimide,  
Novolac, PVC(poly(vinyl chloride)), PVF(poly(vinyl formal), PMMA(poly(methyl  
methacrylate)), SiO<sub>2</sub>, Ag<sub>2</sub>Se/GeSe<sub>2</sub>,  
Poly(2,3-dibromo-1-propylacrylate-co-2,3-dichloro-propylacrylate), Poly(vinyl  
carbazole)-trinitro fluorenone complex 등을 이용할 수 있다.

<106> 전자빔 경화방식을 사용하는 경우, PS(poly(styrene)), COP(poly(glycidil  
methacrylate-co-ethylate), PGMA(poly(glycidil methacrylate)),  
PDOP(poly(diallylphthalate)), P(4Cl-Sty)(poly 4-chlorostyrene),  
P(2Cl-Sty)(poly(2-chlorostyrene)), P(2&4-ClSty)(poly(2,4-chlorostyrene)), poly  
(vinylacetate), poly(methylvinylketone), poly(vinylcinamate), P(VC)(poly vinyl  
chloride), poly vinyl pyrrolidone, P(VT)(poly vinyl toluene),

P(VBCI)(poly vinylbenzylchloride), P(VBSA)(poly (vinylbenzene sulfonic acid)), poly(4-iso-propolystyrene), poly(4-terbutylstyrene), P(4Br-Sty)(poly(4-bromostyrene)), Copolymers-P(4Cl-Sty-CO-GMA)(copolymer of 4-chlorostyrene and glycidyl methacrylate), P(3Cl-Sty-CO-GMA)(copolymer of 3-chlorostyrene and glycidyl methacrylate), P(ClSty-Co-GMA)(copolymer of chlorostyrene and glycidyl methacrylate), P(VBCI-CO-GMA)(copolymer of vinyl benzylchloride and glycidyl methacrylate), P(VT-CO-GMA)(copolymer of vinyl and glycidyl methacrylate), EPB(epoxidized polybutadiene), CPB, CMS(chloromethylated polystyrene),  $\alpha$ M-CMS(chloromethylated poly- $\alpha$ -methylstyrene), SEL-N, OEBR-100, Photoresist AZ 1350; Shipley 등을 이용할 수 있다.

<107> 보호캡을 형성하는 방식은 스픬 코팅 또는 프린팅을 이용하여 소정의 유기 물질을 코팅한 다음 자외선, X-ray, 이온빔, 전자빔 등을 이용해 경화시키는 방식과, 스퍼터링(sputtering) 또는 이베포레이션(evaporation)을 포함하는 PVD법 또는, PECVD(Plasma Enhanced Chemical Vapor Deposition), HDP-CVD(High Density Plasma Chemical Vapor Deposition), ALD(Atomic Layer Depostion), MOCVD(Metal Organic Chemical Vapor Deposition) 등을 이용한 CVD 법을 이용하여 소정의 유기 물질을 증착한 다음 일반적인 광식각 방식에 의한 패터닝을 하는 방식이 있다.

<108> 도 3a 내지 3p는 본 발명의 제1실시예에 따른 반도체 소자 제조방법을 나타낸 공정 도이다. 여기서는, 자외선 경화 방식을 이용하여 보호캡을 형성한다.

<109> 먼저 도 3a에 도시된 바와 같이 가요성 기판(51) 상에 rf 스퍼터를 이용하여

50nm 정도의 두께로 비정질 실리콘막(53a)을 증착한 다음, 포토공정을 실행한다. 포토공정은 비정질 실리콘막(53a)의 상면에 감광제(44)를 도포하는 단계, 마스크(42a)를 그 상부에 위치시키고 노광하는 단계, 현상 및 식각 단계를 거쳐 실행한다. 가요성 기판(51)으로는 polyehersulphone(PES), polyacrylate(PAR), polyethylenenaphthelate(PEN), poly methyl methacrylate(PMMA) polyimide(PI), polycarbonate(PC), polyethylenetherphthalate(PET) 등의 플라스틱 기판 또는 Al 또는 SUS(Steel Use Stainless) 박막 등의 금속박막 또는 100μm 이하의 얇은 유리 기판을 이용할 수 있으나, 200°C 이상의 공정온도를 요구하는 경우 PES를 기판(51)으로 이용하는 것이 바람직하다.

<110> 포토공정을 실행하면, 도 3b에 도시된 바와 같이, 기판(51) 상에 비정질 실리콘막(53a)이 마스크(42a)의 형태대로 패터닝된다. 다음 도 3c에 도시된 바와 같이, 308nm 엑시머 레이저를 95% 중복률을 가지고 조사하여 비정질 실리콘막(53a)을 결정질 실리콘막으로 변화시켜 활성층(53)을 형성한다.

<111> 도 3c에 도시된 구조의 표면에 CVD(Chemical Vapor Deposition) 공법을 이용하여 SiO<sub>2</sub>등으로 이루어지는 제1절연층(55)을 증착하고 그 상면에 DC 스퍼터를 이용하여 Al로 이루어지는 게이트 전극(57)을 증착한다. 게이트 전극(57)의 상면에 감광제(44)를 연속하여 도포한 다음 마스크(42b)를 그 상부에 위치시키고 노광, 현상 및 식각 단계를 포함하는 포토공정을 실행하면, 도 3e에 도시된 바와 같이 게이트 전극(57)과 제1절연층(55)이 패터닝된다.

<112> 패터닝 후, 이온 주입 공정을 실행하여 도 3f에 도시된 바와 같이, 활성층(53)에 소스 및 드레인 영역(S, D)을 형성하고 엑시머 레이저를 이용하여 상기 소스 및 드레인

영역(S, D)을 활성화시킨다. 도 3f에 도시된 구조 상에 ILD(Interlevel Dielectric)층으로서 제2절연층(59)을 증착한 다음, 그 상면에 감광제(44)를 도포하고 소정 형태의 마스크(42c)를 위치시켜 포토공정을 실행하면 도 3h에 도시된 바와 같이, 활성층(53)의 소스 및 드레인 영역(S, D)의 일부가 노출되는 형태로 제2절연층(59)이 패터닝된다.

<113>      도 3h에 도시된 구조체 상에 도 3i에 도시된 바와 같이, Al과 같은 금속으로 전극막(61)을 증착하여 전극(61)이 소스 및 드레인 영역(S, D)과 전기적으로 접촉하도록 한다. 다음, 그 상면에 감광제(44)를 도포하고 소정 형태의 마스크(42d)를 위치시켜 포토공정을 실행하여 도 3j에 도시된 바와 같이, 전극막(61)의 중심부를 식각하여 소스 및 드레인 전극(61a, 61b)으로 분리시킨다. 소스 전극 및 드레인 전극(61a, 61b)은 소스 및 드레인 영역(S, D)과 각각 전기적으로 연결된다.

<114>      도 3j에 도시된 공정까지 실행하여 제조된 박막 반도체 칩을 보호하고 소스 및 드레인 전극(61a, 61b)을 절연하도록 도 3k에 도시된 바와 같이, 보호캡(63)을 그 상부에 스판 코팅한다. 보호캡(63)은 아크릴 수지(acrylic resin) 또는 에폭시 수지(epoxy resin)와 같은 자외선 경화 수지로 형성한다.

<115>      보호캡(63)을 90°C 정도에서 3분 정도 소프트 베이킹(soft baking)한 다음 도 3l에 도시된 바와 같이, 소정 형태의 마스크(42e)를 상부에 위치시키고 자외선을 조사한다. 자외선 조사 후 현상하면 도 3m에 도시된 바와 같이, 보호캡(63)이 패터닝된다. 보호캡(63)을 150°C 정도에서 10분 정도 하드 베이킹(hard baking)한 다음 아르곤 플라즈마 처리 후 도 3n에 도시된 바와 같이 기판(51)과 보호캡(63)의 상부에 제3절연층(65)을 증착한다. 아르곤 플라즈마 처리 공정은 유기물질로 형성된 보호캡(63) 상에 무기물질로 제3절연층(65)을 증착하는 경우 접착력이 약해지는 것을 방지하기 위해서이다.

<116> 다음 도 3o에 도시된 바와 같이, 제3절연층(65)과 보호캡(63)을 관통하는 콘택트  
호울(73)을 형성한다. 그 상부에 화소부의 표시전극으로서 ITO(Indium Tin Oxide)를 증  
착하여 제1전극(67)을 형성하고, 제1전극(67)의 상부에 액정층(69) 및, 제2전극(71)을  
순서대로 형성하여 화소부를 성형한다. 화소부와 구동부를 실장하는 시일링 캡(79)을 도  
포하여, 도 3p에 도시된 바와 같이, TFT-LCD(70)를 제조한다.

<117> 도 4는 본 발명의 제2실시예에 따른 반도체 소자 및 이를 이용한 전자장치의 일 구  
현예로서 TFT-LCD를 간략히 보인 단면도이다.

<118> 도 4의 TFT-LCD(100)은 도 2에 도시된 TFT-LCD(70)의 구조와 유사한 구조를  
가진다. 다만, 본 발명의 제2실시예에 따른 반도체 소자는 제3절연층(95)의 하부에 형성  
되는 제2보호캡(93b) 이외에 기판(81)과 활성층(83) 사이에 제1보호캡(93a)이 더 구비되  
는 점이 본 발명의 제1실시예에 따른 반도체 소자와 상이하다. 참조부호 85는  
제1절연층, 87은 게이트 전극, 89는 제2절연층, 91a는 소스 전극, 91b는 드레인 전극,  
95는 제3절연층, 97은 제1전극, 99는 액정층, 101은 제2전극을 각각 나타낸다. 본 발명  
의 제2실시예에 따른 반도체 소자 및 이를 이용한 전자장치는 제2보호캡(93b)과 함께 기  
판(81)과 활성층(93) 사이에 제1보호캡(93a)을 더 형성함으로써 기판(81)의 벤딩시 발생  
하는 응력에 대한 내구성을 더욱 강화시킬 수 있다.

<119> 도 5a 내지 5s는 본 발명의 제2실시예에 따른 반도체 소자 제조방법을 나타낸 공정  
도이다.

<120> 먼저 도 5a에 도시된 바와 같이, 가요성 기판(81) 상에 스펀 코팅을 이용하여 자외  
선 경화 수지를 도포하여 제1보호캡(93a)을 형성하고 90°C 정도에서 3분 정도 소프트 베  
이킹한다. 이후 도 5b에 도시된 바와 같이, 미리 제작된 마스크(72a)를 제1보호캡(93a)

의 상부에 위치시키고 원하는 부분에만 10초 정도 자외선을 조사한다. 자외선 조사 후 제1보호캡(93a)을 현상액에 디핑(dipping)하여 노광되지 않은 부분을 제거한다. 패터닝 된 제1보호캡(93a)을 도 5c에 도시된 바와 같이, 150°C 정도에서 10분 정도 하드 베이킹 한 다음, 5분 정도 아르곤 플라즈마 처리한다.

<121> 제1보호캡(93a)의 처리공정이 완료되면, 도 5d에 도시된 바와 같이, 제1보호캡(93a)의 상부에 rf 스퍼터를 이용하여 비정질 실리콘막(83a)을 50nm 두께정도로 증착하고 증착된 비정질 실리콘막(83a)에 포토공정을 실행한다. 도 5e는 패터닝된 비정질 실리콘막(83a)을 보이고 있다. 도 5d에서, 참조부호 72b는 마스크이고, 84는 감광제이다.

<122> 도 5f는 비정질 실리콘막(83a)에 308nm 엑시머 레이저를 95% 중복률을 가지고 조사하여 결정화시키는 과정을 보이고 있다. 결절질 실리콘으로 활성층(83)을 형성한 다음, 도 5g에 도시된 바와 같이, 활성층(83)과 제1보호캡(93a) 및, 기판(81)의 노출된 표면 상에 CVD 공법을 이용하여 제2절연층(85)을 증착하고 그 상면에 DC 스퍼터를 이용하여 게이트 전극(87)을 증착한다. 게이트 전극(87)의 상면에 감광제(84)를 도포하고 포토공정을 실행하여 도 5h에 도시된 바와 같이, 제2절연층(85)과 게이트 전극(87)을 패터닝함으로써 채널 영역을 형성한다. 도 5i에서 참조부호 72c는 마스크를 나타낸다.

<123> 도 5i는 이온주입을 하여 활성층(83)에 소스 및 드레인 영역(S, D)을 형성하는 과정을 보인다. 이온주입 후 엑시머 레이저를 조사하여 소스 및 드레인 영역(S, D)을 활성화시킨다. 이후 도 5j에 도시된 바와 같이 도 5i에 도시된 구조체의 상면에 ILD막으로 제2절연층(89)을 증착한 다음 포토공정을 실행하여, 도 5k에 도시된 바와 같이, 제2절연층(89)이 소스 및 드레인 영역(S, D)과 접촉하는 일부분을 제거한다. 도 5j에서, 참조부

호 72d는 마스크이다. 상기 제2절연층(89)이 제거된 영역에는 소스 및 드레인 전극(61a, 61b)이 형성되어 소스 및 드레인 영역(S, D)과 전기적으로 접촉한다.

<124>      도 5k에 도시된 구조체의 상면에, 도 5l에 도시된 바와 같이 금속으로 케이트 전극(89)막을 증착하고 포토공정을 실행하여, 도 5m에 도시된 바와 같이 패터닝하여 소스 및 드레인 전극(91a, 91b)을 형성한다. 도 5n은 도 5m에 도시된 구조체의 상면에 제2보호캡(93b)을 스펀 코팅을 이용하여 증착하고 소프트 베이킹하는 단계를 보이고 있으며, 도 5o는 상부에 소정 형태의 마스크(72f)를 위치시키고 원하는 부분에만 자외선을 조사하는 단계를 보이고 있다. 자외선 조사 후 현상단계를 거치면 도 5p에 도시된 바와 같이, 제2보호캡(93b)이 패터닝되는데, 이를 다시 하드 베이킹하고 아르곤 플라즈마 처리한다. 제2보호캡(93b)을 패터닝하는 공정은 제1보호캡(93a)을 패터닝하는 공정과 동일한 조건으로 베이킹, 노광 및, 플라즈마 처리를 실시한다.

<125>      도 5p에 도시된 공정까지 실행하여 본 발명의 제2실시예에 따른 반도체 소자의 일구현예로서 TFT를 제조한 다음, 도 5q에 도시된 바와 같이, 기판(81)과, 제2보호캡(93b)의 표면에 제3절연층(95)을 증착하고, 도 5r에 도시된 바와 같이, 제3절연층(95)과 제2보호캡(93b)에 콘택트 호울(103)을 형성하여 드레인 전극(91b)의 표면까지 관통시킨다.

<126>      도 5s에 도시된 바와 같이, 제3절연층(95)의 상면에 표시전극으로 ITO로 제1전극(97)을 형성하고 상면에 순서대로 액정층(99) 및, ITO 제2전극(101)을 형성하여 화소부를 형성하고 화소부와 구동부를 시일링 캡(109)으로 실장하여 TFT-LCD를 완성한다.

<127>      본 발명의 제1 및 제2실시예에 따른 반도체 소자로서 TFT를 일 구현예로 예시하였으나, 다른 구현예로서 TFD(Thin Film Diode) 또는 MIM(Metal Insulator Metal)을 채용

할 수 있으며 유사하게 박막 반도체 소자를 보호하는 보호캡을 형성하여 반도체 소자 및 이를 이용하는 전자장치의 내구성을 향상시킬 수 있다.

<128>      도 6은 본 발명의 제1실시예에 따른 박막 반도체 소자 및 이를 이용한 전자장치의 다른 구현예로서 TFT-LCD를 간략히 나타낸 단면도이며, 도 7은 본 발명의 제2실시예에 따른 박막 반도체 소자 및 이를 이용한 전자장치의 다른 구현예로서 TFT-LCD를 간략히 나타낸 단면도이다.

<129>      도 6 및 도 7에 도시된 TFT-LCD는 도 2 및 도 4에 도시된 TFT-LCD와 달리 제3절연층을 구비하지 않고 표시전극으로서 제1전극(127)(157)이 보호캡(123) 및 제2보호캡(153b)을 관통하는 관통홀(133)(163)에 채워져 드레인 전극(121b)(151b)과 전기적으로 연결되고 있다. 참조부호 111, 141은 가요성 기판, 113, 143은 활성층, 115, 145는 제1 절연층, 117, 147은 게이트 전극, 119, 149는 제2절연층, 121a, 151a는 소스 전극, 129, 159는 액정층, 131, 161은 제2전극, 139, 169는 시일링 캡을 각각 나타낸다.

<130>      본 발명의 박막 반도체 소자 및 그 제조방법 및 이를 이용한 전자장치는, 박막 반도체 소자를 캡핑하는 보호캡을 채용하여 외부에서 인가되는 응력에 대한 내구성을 증가 시킨 잇점을 가진다.

<131>      상기한 설명에서 많은 사항이 구체적으로 기재되어 있으나, 그들은 발명의 범위를 한정하는 것이라기보다, 바람직한 실시예의 예시로서 해석되어야 한다.

<132>      예를 들어 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상에 의해 박막 반도체 소자를 이용하는 다양한 전자장치에 보호캡을 형성할

수 있을 것이다. 때문에 본 발명의 범위는 설명된 실시예에 의하여 정하여 질 것이 아니고 특허청구범위에 기재된 기술적 사상에 의해 정하여져야 한다.

### 【발명의 효과】

<133> 상술한 바와 같이, 본 발명에 따른 박막 반도체 소자 및 이를 이용한 전자장치 및 그 제조방법의 장점은, 가요성 기판에 설치되는 박막 반도체 소자를 캡핑하도록 보호캡을 형성하여 기판의 벤딩시 발생하는 응력에 대한 내구성을 향상시킬 수 있다는 것이다.

**【특허 청구범위】****【청구항 1】**

가요성 기판;

상기 가요성 기판 상에 형성되는 반도체 칩; 및

상기 반도체 칩을 감싸는 보호캡;을 구비하는 것을 특징으로 하는 박막 반도체 소자.

**【청구항 2】**

제 1 항에 있어서,

상기 보호캡은 30GPa 이상의 인장 강도를 가지는 것을 특징으로 하는 박막 반도체 소자.

**【청구항 3】**

제 1 항에 있어서,

상기 보호캡은 200이상의 경도를 가지는 것을 특징으로 하는 박막 반도체 소자.

**【청구항 4】**

제 1 항에 있어서,

상기 보호캡은 상면에만 증착되는 것을 특징으로 하는 박막 반도체 소자.

**【청구항 5】**

제 1 항에 있어서,

상기 보호캡은 상면과 상기 가요성 기판과의 계면에 형성되는 것을 특징으로 하는 박막 반도체 소자.

#### 【청구항 6】

제 1 항에 있어서,

상기 박막 반도체 칩은 TFT, TFD 또는 MIM 인 것을 특징으로 하는 박막 반도체 소자.

#### 【청구항 7】

제 1 항에 있어서,

상기 보호캡은 자외선 경화 수지, X선 경화 물질, 전자빔 경화 물질, 또는, 이온빔 경화 물질로 형성되는 것을 특징으로 하는 박막 반도체 소자.

#### 【청구항 8】

제 1 항에 있어서,

상기 가요성 기판은 플라스틱 또는 금속박막으로 형성되는 것을 특징으로 하는 박막 반도체 소자.

#### 【청구항 9】

제 1 항에 있어서,

상기 가요성 기판은  $100 \mu\text{m}$  이하의 두께를 가지는 유리 기판으로 형성되는 것을 특징으로 하는 박막 반도체 소자.

**【청구항 10】**

가요성 기판과 상기 가요성 기판 상에 형성되는 반도체 칩을 포함하는 전자장치에 있어서,

상기 반도체 칩을 감싸는 보호캡을 구비하는 것을 특징으로 하는 전자장치.

**【청구항 11】**

제 10 항에 있어서,

상기 보호캡은 30GPa 이상의 인장 강도를 가지는 것을 특징으로 하는 전자장치.

**【청구항 12】**

제 10 항에 있어서,

상기 보호캡은 200이상의 경도를 가지는 것을 특징으로 하는 전자장치.

**【청구항 13】**

제 10 항에 있어서,

상기 보호캡은 상기 박막 반도체 칩의 상면에 증착되는 것을 특징으로 하는 전자장치.

**【청구항 14】**

제 10 항에 있어서,

상기 보호캡은 상기 박막 반도체 칩의 상면과 상기 가요성 기판과 상기 박막 반도체 칩의 계면에 형성되는 것을 특징으로 하는 전자장치.

**【청구항 15】**

제 10 항에 있어서,

상기 박막 반도체 칩은 TFT, TFD 또는 MIM 인 것을 특징으로 하는 전자장치.

**【청구항 16】**

제 10 항에 있어서,

상기 보호캡은 자외선 경화 수지, X선 경화물질, 전자빔 경화물질, 또는 이온빔 경화물질로 형성되는 것을 특징으로 하는 전자장치.

**【청구항 17】**

제 10 항에 있어서,

상기 가요성 기판은 플라스틱 또는 금속 박막으로 형성되는 것을 특징으로 하는 전자장치.

**【청구항 18】**

제 10 항에 있어서,

상기 가요성 기판은  $100\mu\text{m}$  이하의 두께를 가지는 유리 기판으로 형성되는 것을 특징으로 하는 전자장치.

**【청구항 19】**

제 10 항에 있어서,

상기 반도체칩에 연결되는 LCD 또는 OLED를 더 구비하는 것을 특징으로 하는 전자장치.

**【청구항 20】**

가요성 기판 상에 박막 반도체 칩을 제조하는 제1단계;

상기 반도체 칩을 감싸도록 보호캡을 도포하는 제2단계;

상기 보호캡을 감싸도록 상기 기판 상에 절연층을 적층하는 제3단계;

상기 절연층 및 상기 보호캡을 차례로 관통하여 상기 반도체 칩의 상면까지 콘택트 호울을 형성하는 제4단계; 및

상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제5단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 21】**

가요성 기판 상에 박막 반도체 칩을 제조하는 제1단계;

상기 반도체 칩을 감싸도록 보호캡을 도포하는 제2단계;

상기 보호캡을 관통하여 상기 반도체 칩의 상면까지 콘택트 호울을 형성하는 제3단계; 및

상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제4단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 22】**

가요성 기판 상에 제1보호캡을 도포하여 소정 패턴으로 패터닝하는 제1단계;

상기 제1보호캡의 상면에 박막 반도체 칩을 제조하는 제2단계;

상기 반도체 칩을 감싸도록 제2보호캡을 도포하는 제3단계;

상기 제2보호캡 및 상기 기판 상에 절연층을 적층하는 제4단계;

상기 절연층 및 상기 제2보호캡을 차례로 관통하여 상기 반도체 칩의 표면까지 콘택트 호울을 형성하는 제5단계; 및

상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제6단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 23】

가요성 기판 상에 제1보호캡을 도포하여 소정 패턴으로 패터닝하는 제1단계;

상기 제1보호캡의 상면에 박막 반도체 칩을 제조하는 제2단계;

상기 반도체 칩을 감싸도록 제2보호캡을 도포하는 제3단계;

상기 제2보호캡을 관통하여 상기 반도체 칩의 표면까지 콘택트 호울을 형성하는 제4단계; 및

상기 콘택트 호울을 통해 상기 반도체 칩과 전기적으로 접촉하는 전극을 형성한 다음, 상기 전극의 상부에 상기 반도체 칩에 의해 구동되는 피구동부를 형성하는 제5단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 24】

제 20 항 내지 제23 항 중 어느 한 항에 있어서,

상기 보호캡은 30GPa 이상의 인장 강도를 가지는 것을 특징으로 하는 전자장치 제조방법 .

**【청구항 25】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 보호캡은 200이상의 경도를 가지는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 26】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 가요성 기판은 플라스틱 또는 금속박막으로 형성하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 27】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 가요성 기판은  $100 \mu\text{m}$  이하의 두께를 가지는 유리기판으로 형성하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 28】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 반도체 칩은 TFT, TFD 또는 MIM으로 제조하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 29】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 피구동부는 LCD의 화소부인 것을 특징으로 하는 전자장치 제조방법.

**【청구항 30】**

제 20 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 피구동부는 OLED의 화소부인 것을 특징으로 하는 전자장치 제조방법.

**【청구항 31】**

제 20 항 또는 제 21 항에 있어서,

상기 보호캡은 자외선 경화 수지, X선 경화물질, 전자빔 경화물질 또는, 이온빔 경화물질로 형성하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 32】**

제 20 항에 있어서, 상기 제2단계는,

상기 반도체 칩 상에 상기 자외선 경화 수지를 스펀코팅하는 단계;

상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;

및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 보호캡을 형성하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 33】**

제 21 항에 있어서, 상기 제2단계는,

상기 반도체 칩 상에 상기 자외선 경화 수지를 스펀코팅하는 단계;

상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;

및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 보호캡을 형성하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 34】

제 32 항에 있어서, 상기 제3단계에서,  
상기 보호캡을 아르곤 플라즈마 처리 후 상기 보호캡을 도포하도록 상기 기판의 상면에 절연층을 증착하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 35】

제 22 항 또는 제 23 항에 있어서,  
상기 제1 및 제2보호캡은 자외선 경화 수지, X선 경화물질, 전자빔 경화물질 또는 이온빔 경화물질로 형성하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 36】

제 35 항에 있어서,  
상기 자외선 경화 수지는 아크릴 수지 또는 에폭시 수지인 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 37】

제 22 항에 있어서, 상기 제1단계는,  
상기 기판 상에 상기 자외선 경화 수지를 스판코팅하는 단계;  
상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;  
및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음, 고온 가열하여 제1보호캡을 패터닝하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 38】

제 23 항에 있어서, 상기 제1단계는,

상기 기판 상에 상기 자외선 경화 수지를 스판코팅하는 단계;

상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;

및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음, 고온 가열하여 제1보호캡을 패터닝하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 39】

제 37 항에 있어서, 상기 제2단계에서,

상기 제1보호캡을 아르곤 플라즈마 처리 후 상기 제1보호캡의 상면에 상기 반도체칩을 제조하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 40】

제 38 항에 있어서, 상기 제2단계에서,

상기 제1보호캡을 아르곤 플라즈마 처리 후 상기 제1보호캡의 상면에 상기 반도체칩을 제조하는 것을 특징으로 하는 전자장치 제조방법.

#### 【청구항 41】

제 39 항에 있어서, 상기 제3단계는,

상기 반도체 칩 상에 상기 자외선 경화 수지를 스판코팅하는 단계;

상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;

및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 제2보호  
캡을 형성하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

**【청구항 42】**

제 40 항에 있어서, 상기 제3단계는,

상기 반도체 칩 상에 상기 자외선 경화 수지를 스판코팅하는 단계;

상기 자외선 경화 수지를 저온 가열한 다음, 소정 부위에 자외선을 조사하는 단계;

및

현상액 처리하여 잔류하는 자외선 경화 수지를 제거한 다음 고온 가열하여 제2보호  
캡을 형성하는 단계;를 포함하는 것을 특징으로 하는 전자장치 제조방법.

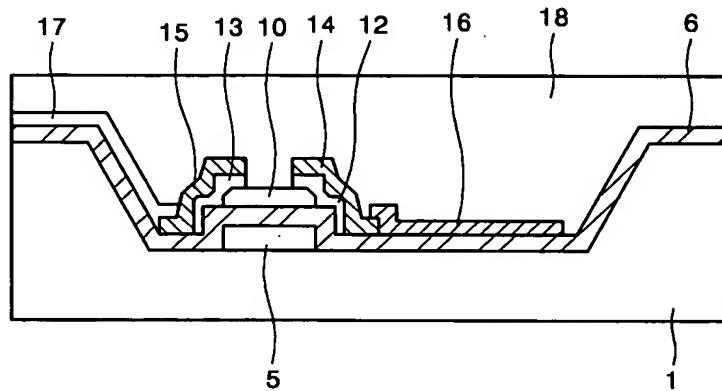
**【청구항 43】**

제 41 항에 있어서, 상기 제4단계에서,

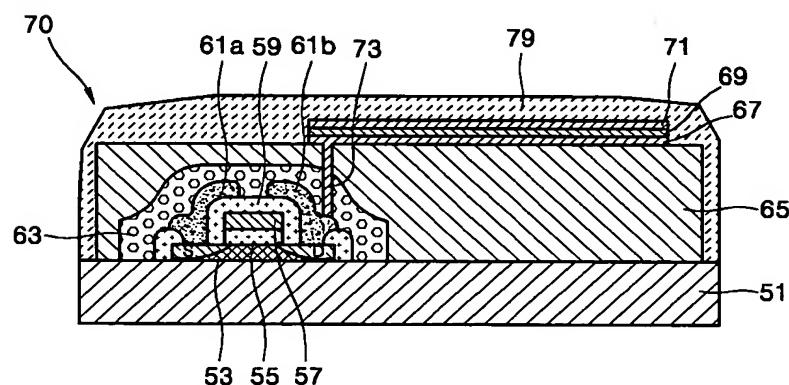
상기 제2보호캡을 아르곤 플라즈마 처리 후 상기 제2보호캡을 도포하도록 상기 기  
판의 상면에 절연층을 증착하는 것을 특징으로 하는 전자장치 제조방법.

## 【도면】

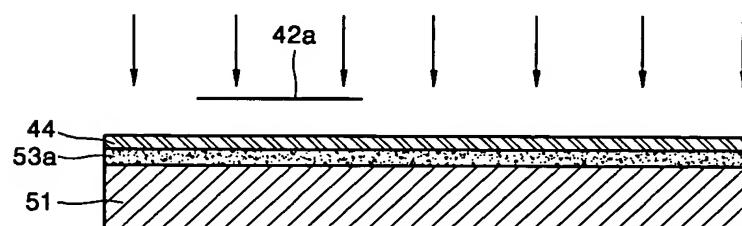
【도 1】



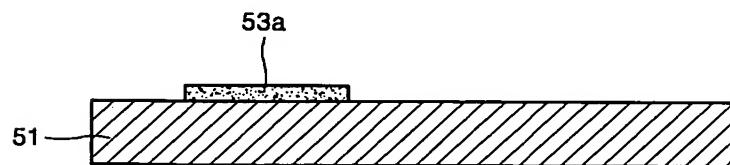
【도 2】



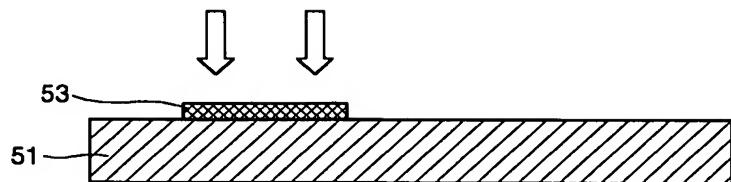
【도 3a】



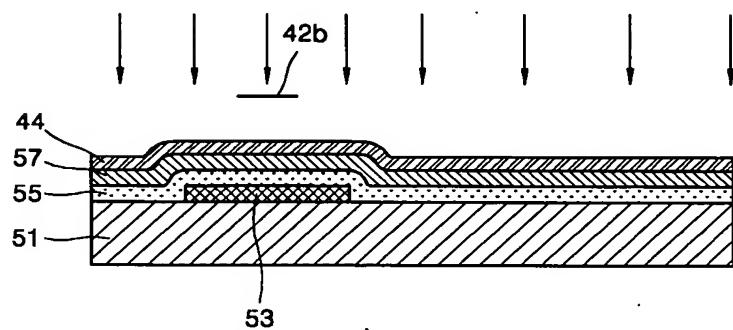
【도 3b】



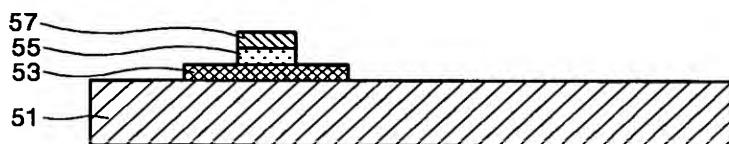
【도 3c】



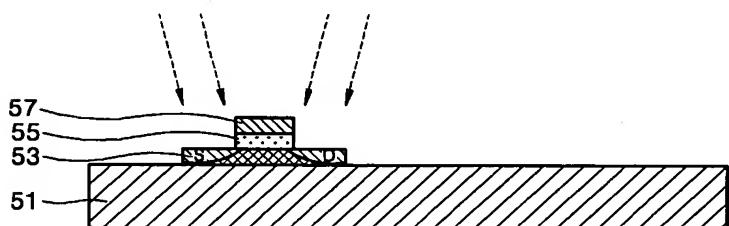
【도 3d】



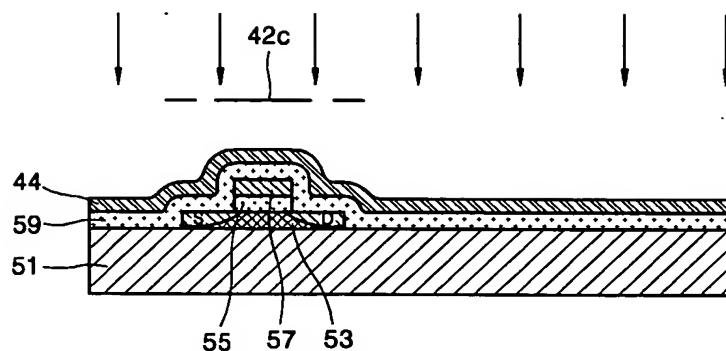
【도 3e】



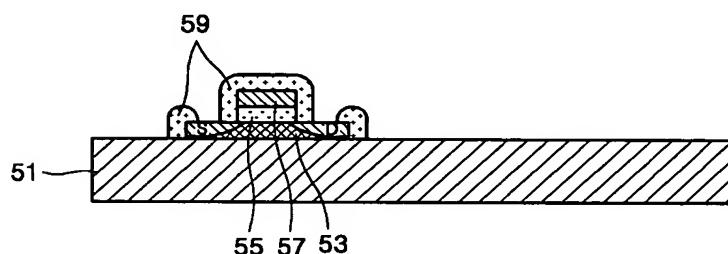
【도 3f】



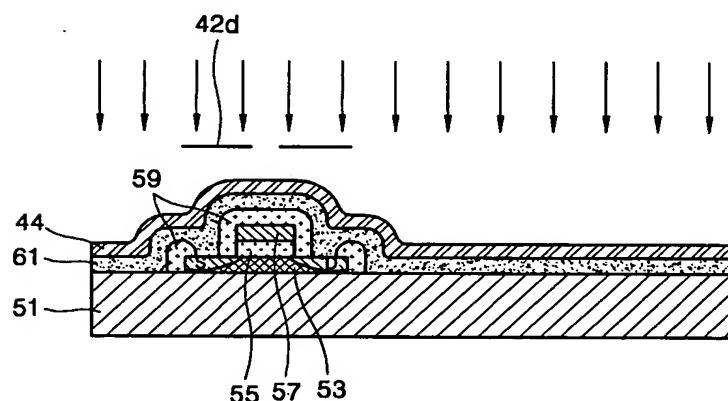
【도 3g】



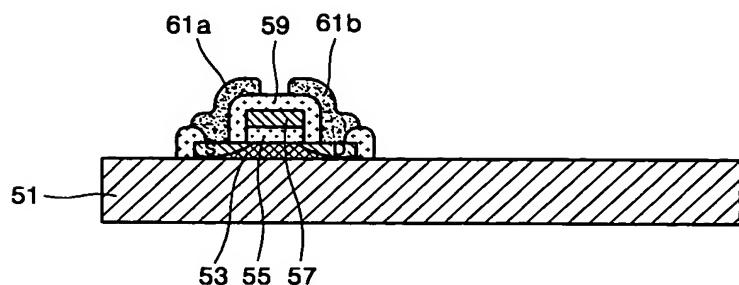
【도 3h】



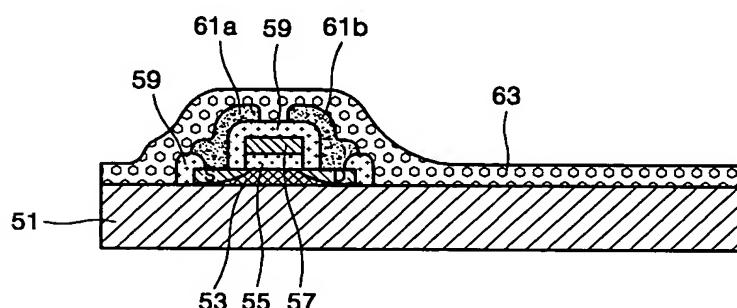
【도 3i】



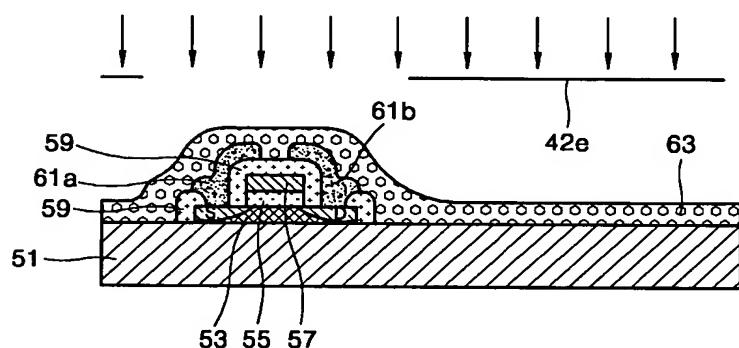
【도 3j】



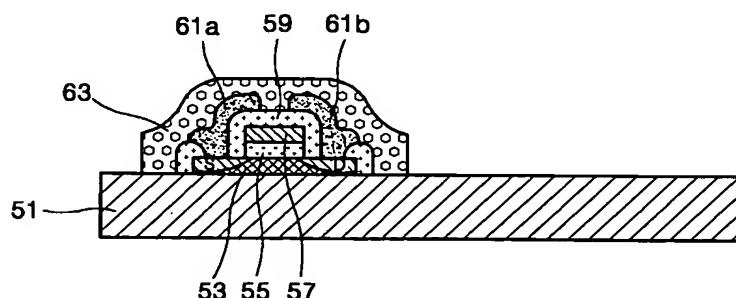
【도 3k】



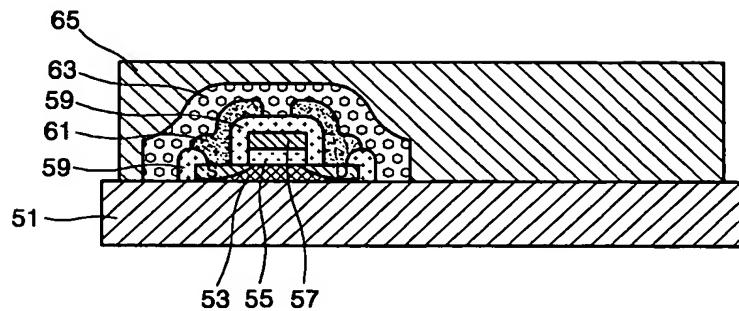
【도 3l】



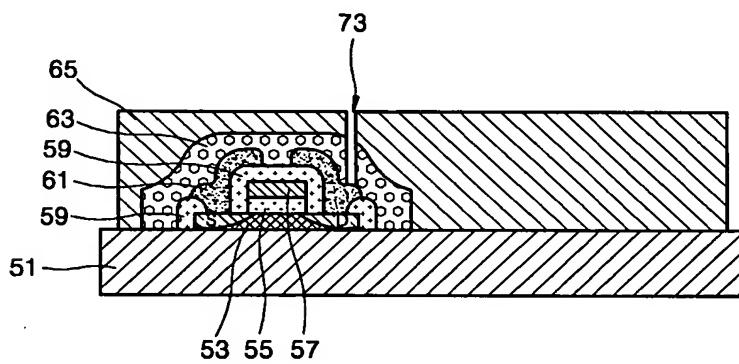
【도 3m】



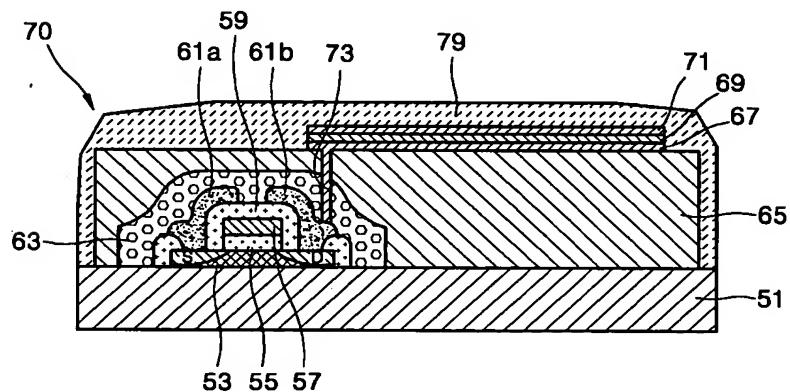
【도 3n】



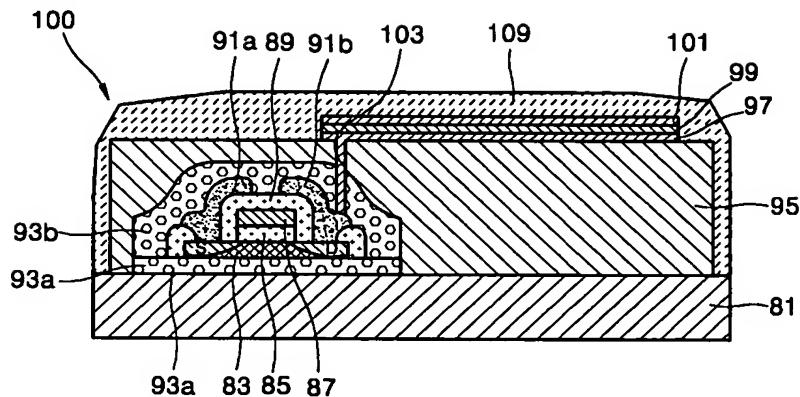
【도 3o】



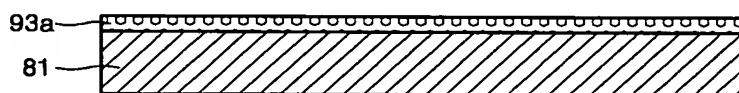
【도 3p】



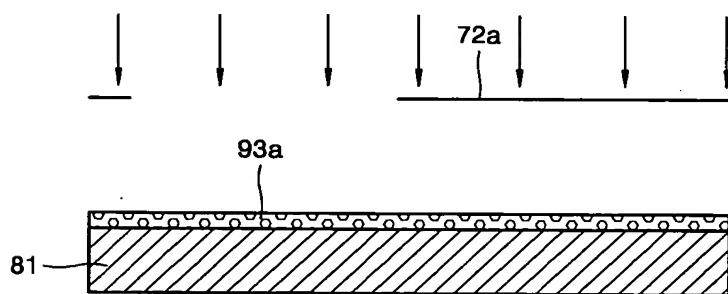
【도 4】



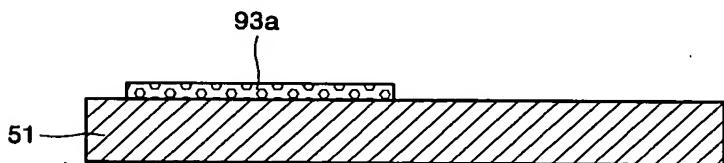
【도 5a】



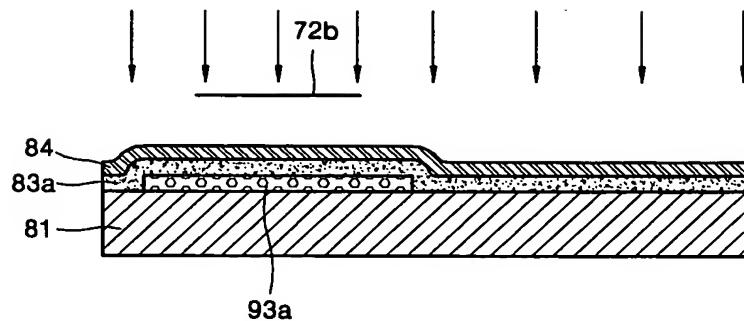
【도 5b】



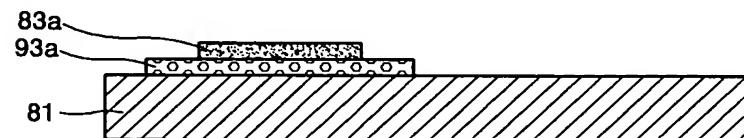
【도 5c】



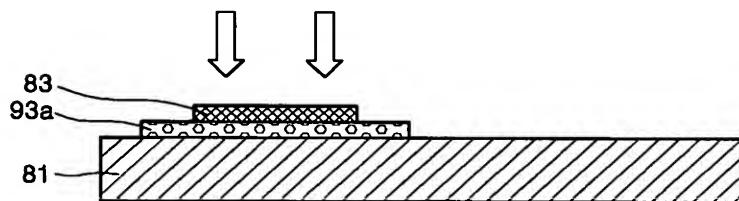
【도 5d】



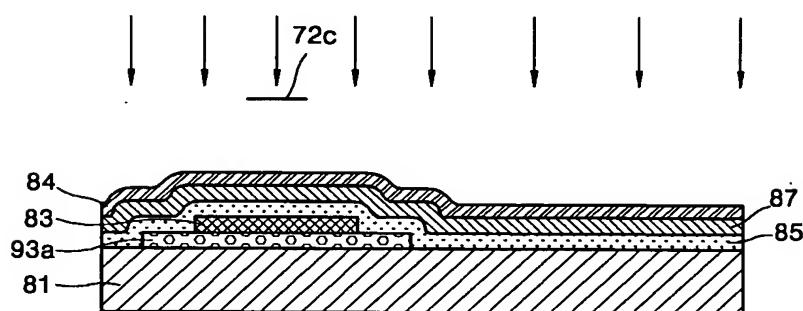
【도 5e】



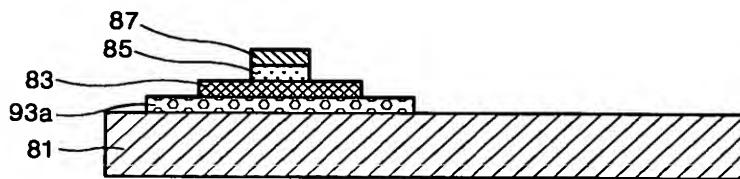
【도 5f】



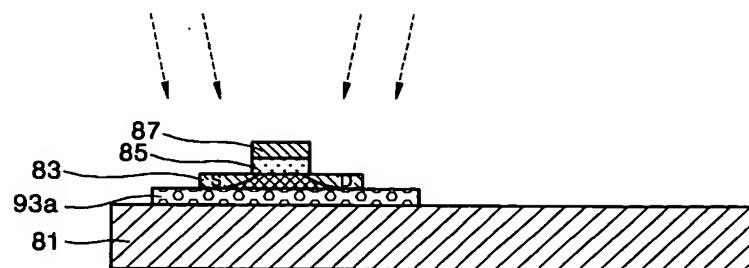
【도 5g】



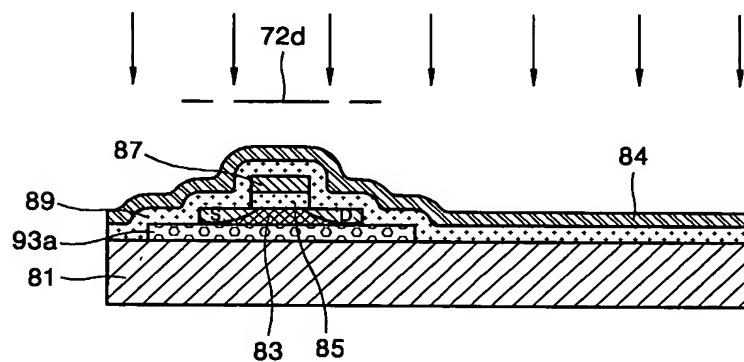
【도 5h】



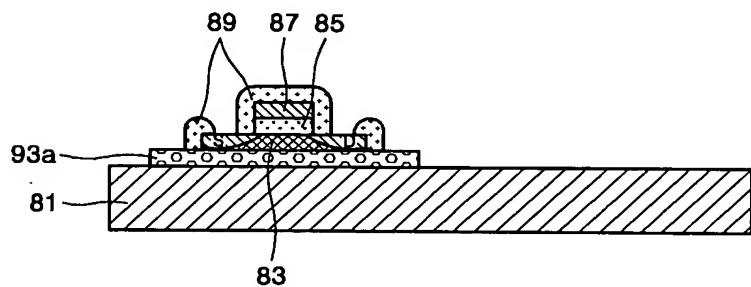
【도 5i】



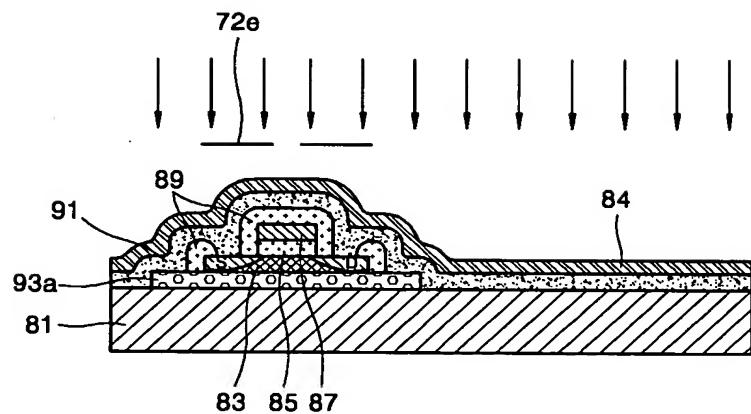
【도 5j】



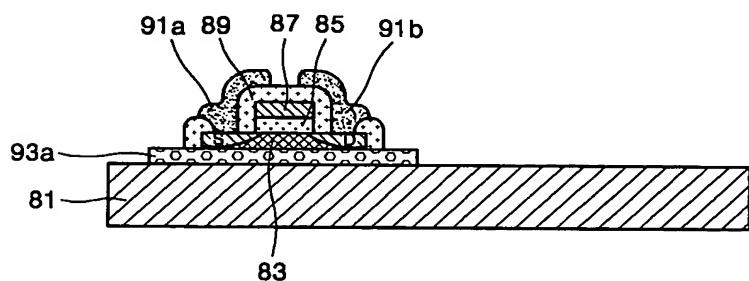
【도 5k】



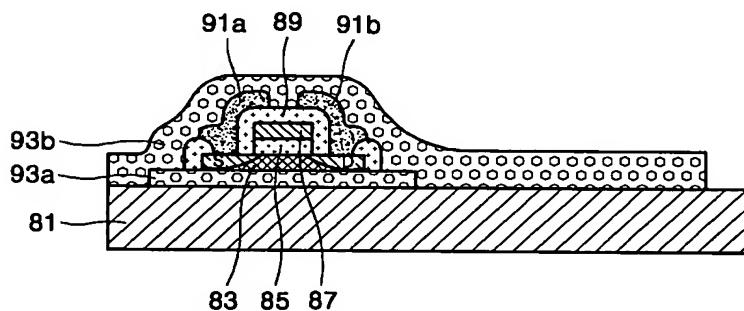
【도 5l】



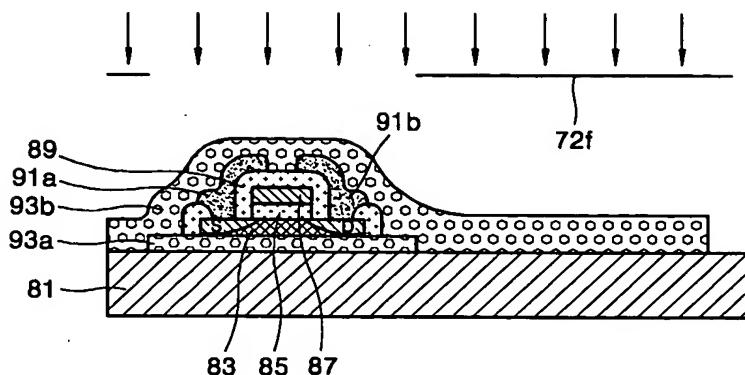
【도 5m】



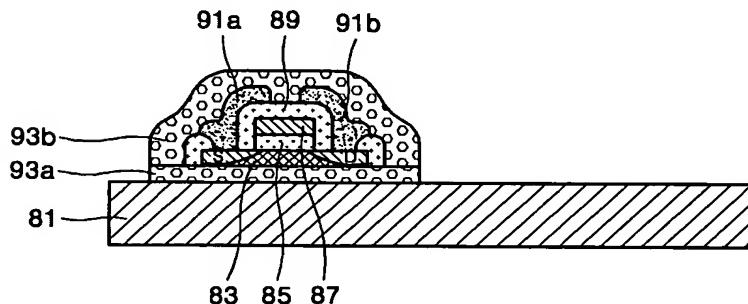
【도 5n】



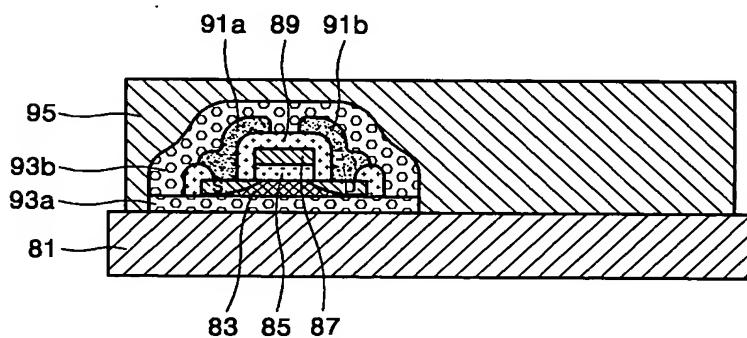
【도 5o】



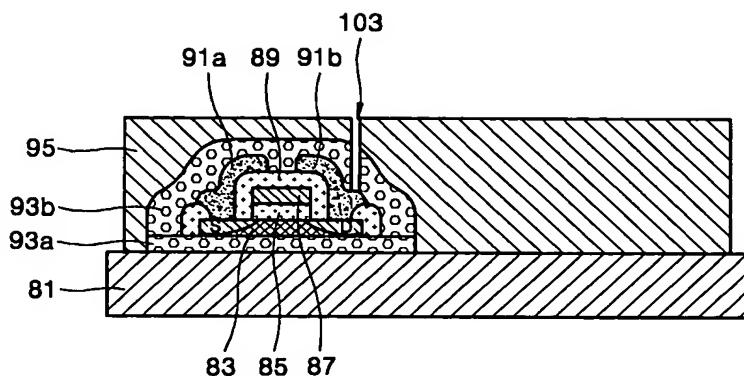
【도 5p】



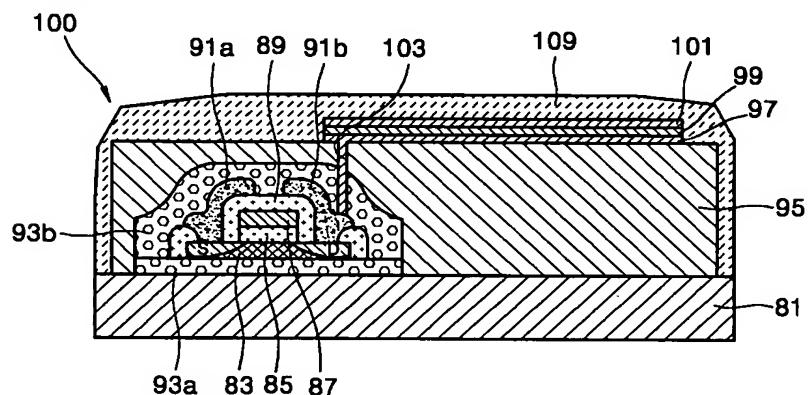
【도 5q】



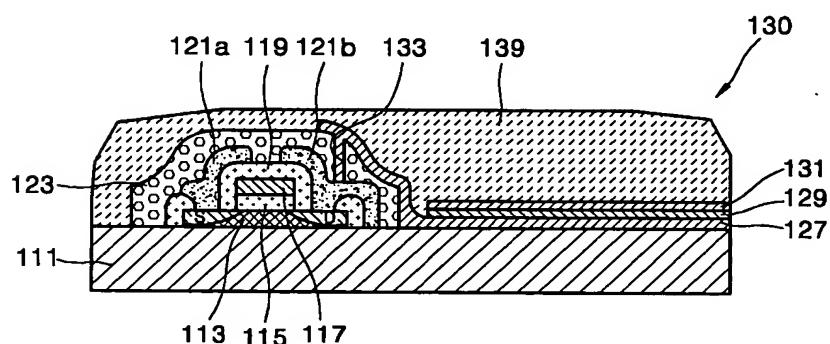
【도 5r】



【도 5s】



【도 6】



1020020087940

출력 일자: 2003/1/16

【도 7】

